

# 琉球大学学術リポジトリ

## ウェブメモリとマイクロコンピュータを用いた積算器の製作

メタデータ	言語: 出版者: 琉球大学理学部 公開日: 2009-09-18 キーワード (Ja): キーワード (En): 作成者: 二木, 治雄 メールアドレス: 所属:
URL	<a href="http://hdl.handle.net/20.500.12000/12547">http://hdl.handle.net/20.500.12000/12547</a>

## Construction of signal averager using wave memory and microcomputer

Haruo NIKI

Department of Physics, Division of General Education,  
University of Ryukyus, Nishihara, Okinawa 903-01, JAPAN

(Received 21 May 1986)

### Abstract

Signal Averager is constructed using wave memory (NF product: WM-852) and microcomputer (Hitachi product: BASIC MASTER LEVEL 3 MARK 5). Memory capacity, sampling time, and averaging number of the signal averager are 1024 words, 50 n sec~1 sec, and maximum 256, respectively. Sweep time of high speed compared with conventional averager is realized with our apparatus. BASIC and ASSEMBLER are used for computer language.

## ウェーブメモリとマイクロコンピュータ を用いた積算器の製作

二 木 治 雄

### 要 旨

ウェーブメモリ(NF製WM-852)とマイクロコンピュータ(日立製ベーシックマスターレベル3マーク5)を用いて、積算器を製作した。記憶容量は、1024ワード、サンプリング時間は、50 n 秒から1秒、積算回数は、最高256回である。通常の積算器に比較して、より高速性を得ることができた。コンピュータ言語は、アセンブラおよびベーシックを用いた。

### 1 初めに

核磁気共鳴(NMR)、核四重極共鳴(NQR)の共鳴信号の記録は、連続波法ではX-Yレコーダ等を用い、パルス法の様な過渡現象では、ウェーブメモリ等を用いる。しかし、NMR、NQRの共鳴信号は、雑音にうもれていることが多い。そのため、信号対雑音(S/N)比を改善するために信号を積算する必要がある。X-Yレコーダやウェーブメモリでは、1回の信号しか記録できないので、積算器が必要となる。我々は、ウェーブメモリとマイクロコンピュータを用いて、積算器を製作したので報告する。

## 2 装 置

2-1 ウェーブメモリ<sup>1)</sup>

ウェーブメモリは、人間の目には見えない高速の現象を記録し、再生速度を変えて、人間の目で、その現象を観測できる様に、記録されたデータを再生できる機器である。

ウェーブメモリは、入力部、A/D変換部、メモリ部、出力部よりなる。ウェーブメモリとしては、NF製WM-852を使用した。WM-852は、通常仕様で2チャンネルの入力回路を有するが、都合により1チャンネル仕様を使用した。ウェーブメモリのブロック図を図1に示す。

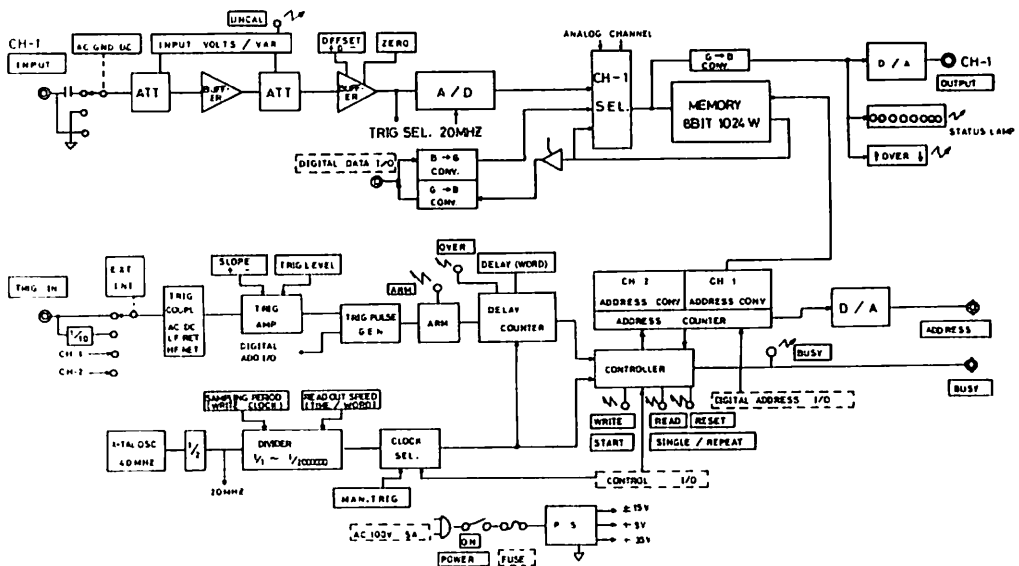


Fig. 1. Block diagram of wave memory (model WM-852 produced by NF).

入力信号は、入力結合回路、入力減衰器、入力アンプを経てA/D変換器に加えられる。A/D変換器は8ビットからなり、変換速度は50 $\mu$ 秒である。メモリはBIPOLAR RANDOM ACCESS MEMORYで、メモリの記憶容量は、1チャンネル1024ワードである。デジタル信号として記録された入力信号は、D/A変換器を通して、適当な速度に設定されたスピードで、アナログ信号として出力され、X-Yレコーダ等で記録できる。

入力信号に対するトリガ動作には、外部、内部、マニュアルの3動作がある。外部トリガは、ARM動作の後のトリガ信号で動作する。そのトリガ信号は、トリガ入力アッテネータ切換器、トリガカップリング切換器、トリガスロープ切換器、トリガレベル切換器を通してディレイ回路に入る。ディレイ回路ではトリガ信号を設定された時間だけ遅らせてから、メモリ動作をスタートさせるか、または、ストップさせる。内部トリガは、入力信号(記録する信号)によってトリガ信号を発生させるモードで、その後の動作は、外部トリガと同様になる。マニュアルトリガは、ディレイ回路の後から入力されるので、遅延動作を行うこと

はできない。

## 2-2 マイクロコンピュータ

マイクロコンピュータは、日立製ベーシックマスターレベル3マーク5である<sup>2)</sup>。レベル3マーク5は、MPUに究極の8ビットといわれる6809を装備した8ビットマイクロコンピュータである。RAMは、64Kバイト（BASIC時は40Kバイト）で、DISKベーシック使用時のメモリーマップを、図2に示す。<sup>(5)</sup>

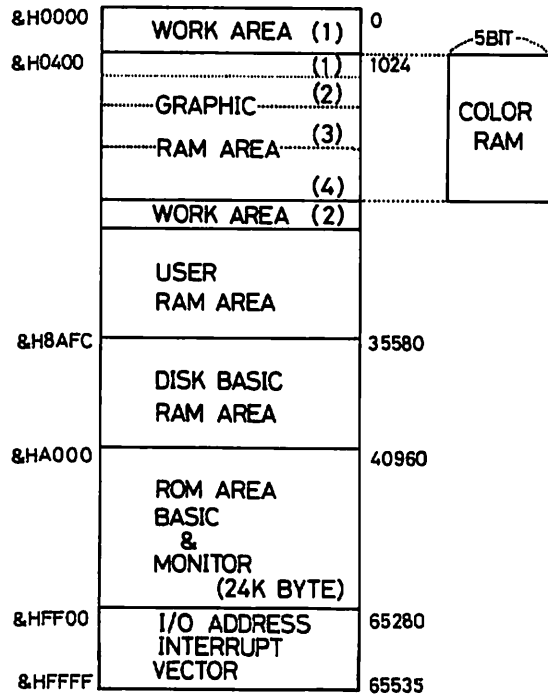


Fig. 2. Memory map of microcomputer (BASIC MASTER LEVEL 3 MARK 5 produced by Hitachi).

## 2-3 PIA

PIAとは、Peripheral Interface Adapterの略で、MPUと周辺装置との間を電氣的に並列に適合させるものである。<sup>3),4)</sup>

PIAの特長を列記すると次の様になる。

1)MPUとの間のデータのやりとりは、8ビット双方向データバスである。 2)MPUとデータのやりとりをするポートが2つある。 3)どのポートもビット毎にデータのやりとりができる。 4)割り込み制御のできるラインが4本ある。 5)MPUとI/Oとのデータのやりとりを自動的に行うハンドシェイク機能がある。 6)以上の各機能はすべてプログラムで制御できる。 7)データバスは、高インピーダンスでスリーステートドライバであり、入力時には標準TTL1個の負荷を接続することができる。またBポートの出力時にはNPNのトランジスタ1個を直接ドライブすることができる。

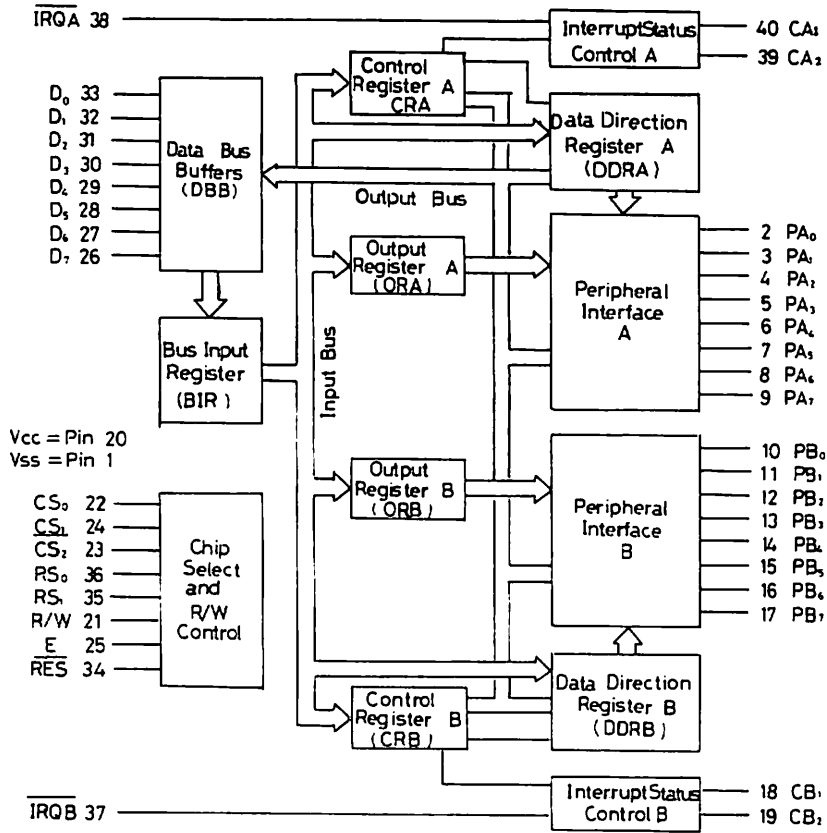


Fig. 3. Block diagram of PIA (Peripheral Interface Adapter).

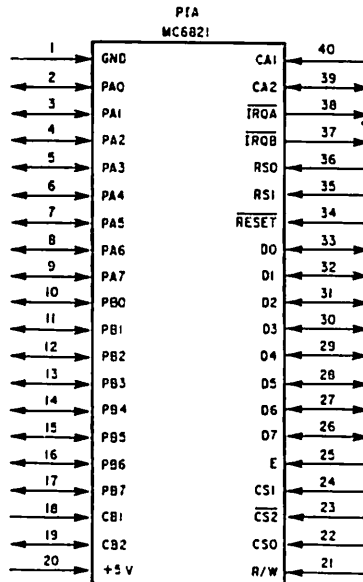


Fig. 4. Pin assignment of PIA.

PIAのBLOCK図は、図3に示す。又、PIAのピン配置図を図4に示す。

#### 2-4 ウェーブメモリのI/Oポート

ウェーブメモリは、入出力制御のために、コントロールI/O、デジタルデータI/O、デジタルアドレスI/Oを有し、そのピン番号は、図5に示す。今回は、その内のコントロールI/O、およびデジタルデータI/Oを使用している。

##### コントロール I/O

###### 1) READ/WRITE

WRITEの外部制御信号入力。(H)→(L)の信号でREAD状態からWRITE状態に変化。

###### 2) REPEAT/SINGLE

読み出しモードの外部制御信号入力。(H)レベルでREPEAT、(L)レベルでSINGLE。

###### 3) ANALOG/DIGITAL

ANALOG/DIGITALの外部制御信号入力。(H)レベルでANALOG、(L)レベルでDIGITAL。

###### 4) (-)/(+)

ディレイの(-)/(+)外部制御信号入力。(H)レベルで(-)、(L)レベルで(+)。パネル面のスイッチは(-)側に設定。

###### 5) MASTER/SLAVE

MASTER/SLAVEのステータス信号出力。MASTERで(H)レベル、SLAVEで(L)レベル。

###### 6) RESET

RESETの外部入力信号、パルス幅は、2 $\mu$ 秒程度の負パルスが最適。

###### 7) DELAY TRIG

ディレイのかかるトリガ信号入力。パルス幅は、1 $\mu$ 秒以上の負パルス。

###### 8) MAN TRIG

MAN TRIGの外部入力信号。パルス幅は、1 $\mu$ 秒以上の負パルス。

###### 9) START

STARTの外部入力信号。パルス幅は1 $\mu$ 秒以上の負パルス。

###### 10) WRITE EXT

WRITE CLOCKの外部制御信号入力。

###### 11) WRITE CLOCK (SAMPLING PERIOD)

WRITE CLOCK 入力。負パルスの立下りで、1サンプル、データ書き込み。

###### 12) READ EXT

READ CLOCKの外部制御信号入力。(H)→(L)で内部より外部クロック動作に変化。

###### 13) READ CLOCK

READ CLOCK 入力。負パルスの立下りで1ワード、データ読み出し。

###### 14) READ/WRITE STATUS

READ/WRITEのステータス信号出力。(H)レベルでREAD STATUS, (L)レベルでWRITE STATUS。

###### 15) READY STATUS

READYのステータス信号出力。(H)状態でREADY。

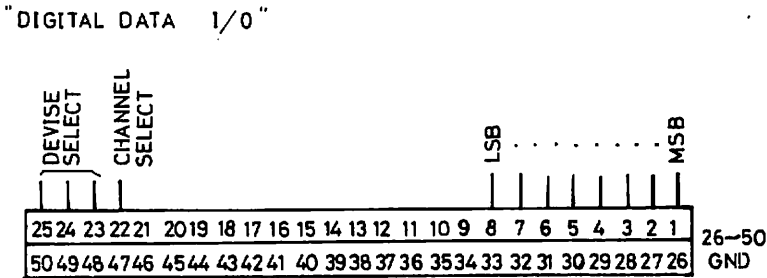
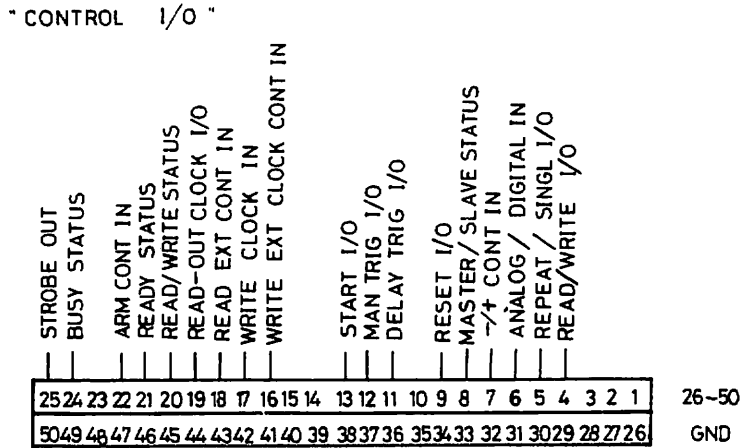


Fig. 5. Pin assignment at I/O ports of wave memory.

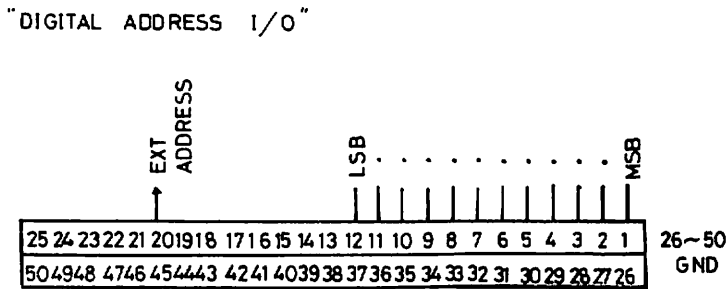


Fig. 5. Pin assignment at I/O ports of wave memory.

16) ARM CONT IN

ARMの外部制御信号入力。パルス幅は1μ秒以上の負パルス。

17) BUSY STATUS

BUSYのステイタス信号出力。(L)状態でBUSY。

18) STROBE

読み出しのデータストロブ信号出力。パルス幅は250n秒の負パルス

注) 1、5、6、7、8、9、11、19は、マスタ時出力、スレーブ時入力端子となる。通常は、スレーブ動作である。

**デジタルアドレス 1/0**

デジタルデータの入出力接栓で、デジタルデータを処理する場合に使用する。信号はTTLレベル、負論理、オフセットバイナリである。デジタルでデータを入出力する時には、外部よりデバイスの指定のため、端子23、24、25を(L)レベルにする必要がある。

**デジタルデータ 1/0**

デジタルアドレスの入出力接栓として使用する。信号は、TTLレベル、負論理、ストレートバイナリである。書込み、読み出し時に外部よりアドレスを指定する場合、外部クロックと外部アドレスコントロールで指定する。

**2-5 ウェーブメモリとPIAの接続**

ウェーブメモリとPIAの接続を図6に示す。ウェーブメモリのステータス信号関係は、各PIAのCA1、CB1端子に接続された。パルス入力が必要な、スタート、リードクロック、リセット、マニュアルトリガは、パルスモードを利用できるCA2、CB2端子を利用した。アナログ入力で書き込み時、デジタル入力で書き込み時、シングル状態で読み出し時の

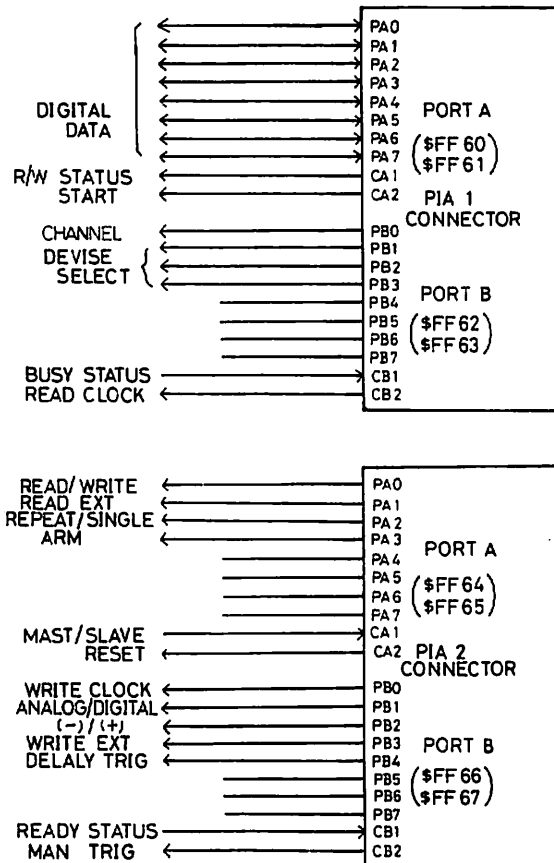


Fig. 6. Diagram connecting wave memory with PIA.

タイムチャートを、それぞれ、図7、図8、図9に示す。これらのタイミングチャートを参照して、コンピュータプログラムを作成した。



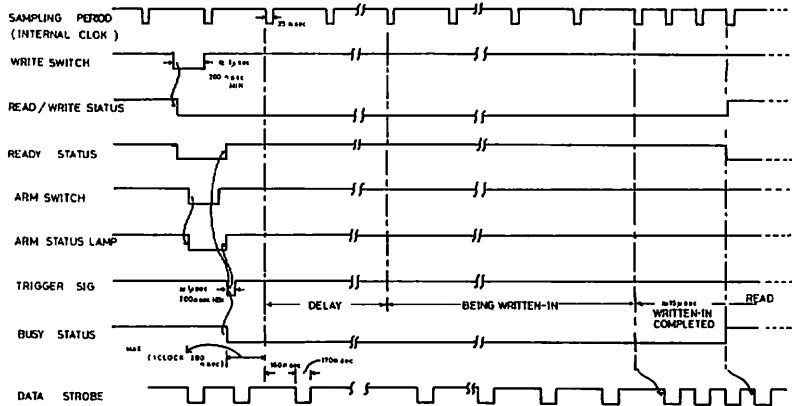


Fig. 7. Timing chart in writing mode for wave memory (at analog status).

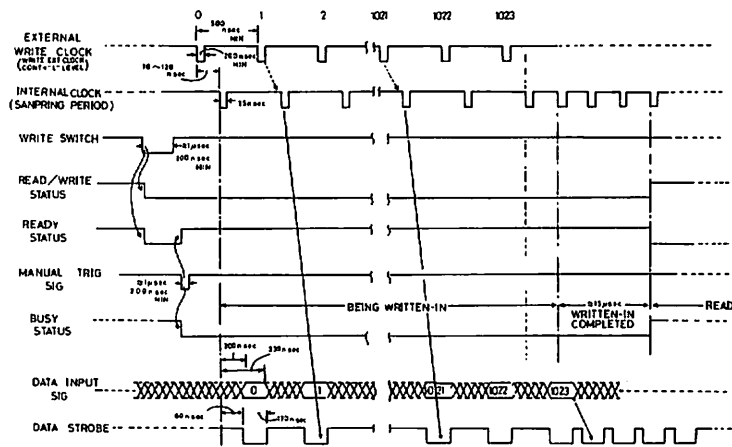


Fig. 8. Timing Chart in writing mode for wave memory (at digital status).

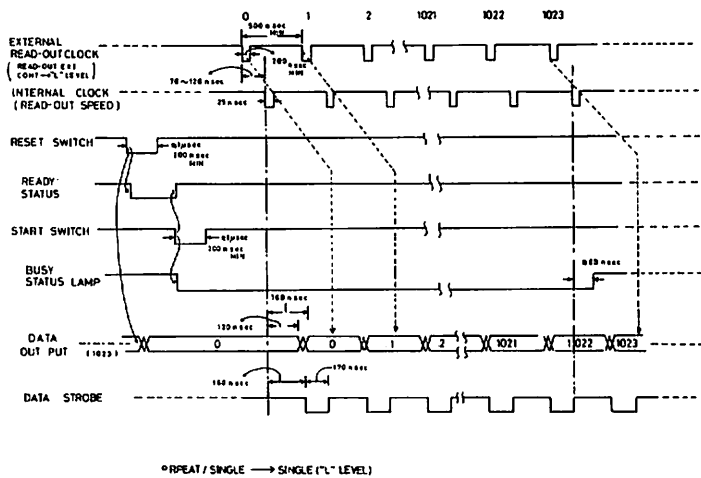


Fig. 9. Timing Chart in reading mode for wave memory (at single status).

### 3 プログラム

#### 3-1 ベーシックプログラム

ベーシックプログラムは、ディスプレイへの表示、機械語への橋渡し、積算結果の割り算等に使用されている。このプログラムでは、自動積算モードと手動モードを有する。ベーシックプログラムは、図10に示す。プログラム40行から400行までは、機械語への橋渡しであ

```

10 REM *** WAVE-MEMORY PROGRAM ***
20 REM
30 REM
40 CLS
50 LOCATE 2,9:INPUT "DATE";DA$
60 DATE$=DA$
70 LOCATE 2,11:INPUT "TIME";TM$
80 TIME$=TM$
90 EXEC &H7000
100 CLS:COLOR4
110 PRINT "*** GO TO WAVE-MEMORY !! ***"
120 PRINT
130 PRINT " W-WRITE           1-SINGLE"
140 PRINT " A-ARM             2-REPEAT"
150 PRINT " T-TRIG
160 PRINT " I-DATA INPUT       3-ANALOG"
170 PRINT " Z-AUTO MODE"
180 PRINT " P-PRINT MONITOR       4-DIGITAL"
190 PRINT " D-WARIZAN"
200 PRINT " C-DATA CLEAR         R-RESET"
210 PRINT " O-DATA OUTPUT       S-START"
220 PRINT
230 INPUT "INKEY=";A$
240 IF A$="W" THEN EXEC &H705C
250 IF A$="A" THEN EXEC &H707A
260 IF A$="T" THEN EXEC &H706B
270 IF A$="I" THEN EXEC &H70F9
280 IF A$="P" THEN GOSUB 410
290 IF A$="D" THEN GOSUB 730
300 IF A$="C" THEN EXEC &H70ED
310 IF A$="O" THEN EXEC &H712D
320 IF A$="1" THEN EXEC &H708B
330 IF A$="2" THEN EXEC &H70C5
340 IF A$="3" THEN EXEC &H70A7
350 IF A$="4" THEN EXEC &H7081
360 IF A$="R" THEN EXEC &H7089
370 IF A$="S" THEN EXEC &H7098
380 IF A$="Z" THEN GOSUB 880
390 GOTO 100
400 RETURN
410 REM --- PRINT MONITOR -----
420 CLS:SCREEN 1
430 LINE (0,0)-(511,0),PSET,4
440 LINE -(511,191),PSET,4
450 LINE -(0,191),PSET,4
460 LINE -(0,0),PSET,4
470 LOCATE 32,1:PRINT DATE$
480 LOCATE 32,3:PRINT TIME$
490 FOR L=0 TO 1023 STEP 2
500 DAT=PEEK(&H7B00+L)
510 Y=INT(DAT*3/4)
520 X=INT(L/2)
530 PSET(X,Y,1)
540 NEXT L
550 FOR J=0 TO 191 STEP 48
560 LINE (0,J)-(8,J),PSET,4
570 LINE (503,J)-(511,J),PSET,4
580 NEXT J
590 FOR K=0 TO 511 STEP 64
600 LINE (K,0)-(K,4),PSET,4
610 LINE (K,187)-(K,191),PSET,4

```

Fig. 10. BASIC program.

```

620 NEXT K
630 IF MM=1 THEN GO TO 670
640 GOSUB 680
650 IF A$=" " THEN GO TO 670
660 GOTO 640
670 RETURN
680 REM --- INKEY SUB. -----
690 A$=""
700 A$=INKEY$
710 A$=LEFT$(A$,1)
720 RETURN
730 REM --- DIVISION SUB. -----
740 IF MM=1 THEN GO TO 770
750 CLS
760 LOCATE 2,9:INPUT " ショボスウ ハ イワラカ?",DIV
770 CLS:LOCATE 2,9:PRINT " カイセキ チュウ!!"
780 FOR I=0 TO 1023
790 ADR=&H7F00+I*2
800 SU=PEEK(ADR+1)*256+PEEK(ADR)
810 QUT=SU/DIV
820 IF QUT<255 THEN GO TO 840
830 QUT=255
840 POKE &H7B00+I,QUT
850 NEXT I
860 GOSUB 410
870 RETURN
880 REM --- AUTO MATIC SUB ----
890 LET MM=1
900 LET STORE=0
910 CLS
920 LOCATE 2,9:PRINT "イママデ" ノ テーラー ラ"
930 LOCATE 6,11:PRINT "CLEAR シマスカ?"
940 LOCATE 5,13:INPUT " CLEAR ナラ C";C$
950 IF C$<>"C" THEN STORE=NUMBER
960 IF C$="C" THEN EXEC &H70ED
970 CLS
980 LOCATE 2,9:INPUT "セキサン カイスウ ハ ?",NUMBER
990 INI=STORE+1
1000 TNUM=NUMBER+STORE
1010 FOR II=INI TO TNUM
1020 LOCATE 2,9:PRINT "カイセキチュウ!!"
1030 LOCATE 2,13:PRINT"セキサン カイスウ: ";TNUM
1040 LOCATE 6,15:PRINT " ";II;" カイメ"
1050 EXEC &H7182
1060 GOSUB 410
1070 CLS
1080 NEXT II
1090 DIV=TNUM
1100 GOSUB 730
1110 MM=0
1120 GOSUB 680
1130 IF A$=" " THEN RETURN
1140 GO TO 1120
1150 END

```

Fig. 10. (Continued).

る。410行から620行までは、ウェーブメモリからコンピュータへの入力や積算されたデータの割り算結果が格納される & H7B00 番地～& H7EFF 番地（1024バイト）を、ディスプレイに表示する。730行から870行までは、& H7F00 番地～& H86FF 番地にためられた積算結果を適当な与えられた数で割って、その結果を & H7B00 番地～& H7EFF 番地に格納するプログラムである。880行から1140行までは、積算作業を自動化している。このプログラムでは、途中で積算結果を中断して、その結果をディスプレイで観察して、その後、積算

を継続できる特徴を有する。

### 3-2 アセンブラプログラム

アセンブラプログラムは、図11に示す<sup>(6),(7),(8)</sup>このプログラムは、ウェーブメモリをコントロールして、積算を効率的に行うためのプログラムである。& H7000番地～& H7033番地まで

```

001          *****
002          **
003          ** WAVE-MEMORY ASM. PROGRAM **
004          **
005          *****
006
007          *
008
009 7000          ORG    &H7000
010          * INIT.
011 7000 BD7034  INIT   JSR    P1AIN
012 7003 3402          PSHS  A
013 7005 8600          LDA   #0
014 7007 B7FF63        STA   &HFF63
015 700A B7FF65        STA   &HFF65
016 700D B7FF67        STA   &HFF67
017 7010 86FF          LDA   #%11111111
018 7012 B7FF62        STA   &HFF62
019 7015 B7FF64        STA   &HFF64
020 7018 B7FF66        STA   &HFF66
021 701B 863C          LDA   #%00111100
022 701D B7FF63        STA   &HFF63
023 7020 B7FF65        STA   &HFF65
024 7023 B7FF67        STA   &HFF67
025 7026 86FF          LDA   #%11111111
026 7028 B7FF62        STA   &HFF62
027 702B B7FF64        STA   &HFF64
028 702E B7FF66        STA   &HFF66
029 7031 3502          PULS  A
030 7033 39           RTS
031          * P1AD(&HFF60) INPUT INIT.
032 7034 3402  P1AIN  PSHS  A
033 7036 8600          LDA   #0
034 7038 B7FF61        STA   &HFF61
035 703B 8600          LDA   #0
036 703D B7FF60        STA   &HFF60
037 7040 863C          LDA   #%00111100
038 7042 B7FF61        STA   &HFF61
039 7045 3502          PULS  A
040 7047 39           RTS
041          * P1AD(&HFF60) OUTPUT INIT.
042 7048 3402  P1AOUT PSHS  A
043 704A 8600          LDA   #0
044 704C B7FF61        STA   &HFF61
045 704F 86FF          LDA   #%11111111
046 7051 B7FF60        STA   &HFF60
047 7054 863C          LDA   #%00111100
048 7056 B7FF61        STA   &HFF61
049 7059 3502          PULS  A
050 705B 39           RTS
051          * WRITE
052 705C 3402  WRITE  PSHS  A
053 705E 8608          LDA   #%00001000          :LOW
054 7060 B7FF64        STA   &HFF64
055 7063 8609          LDA   #%00001001          :HIGH
056 7065 B7FF64        STA   &HFF64
057 7068 3502          PULS  A
058 706A 39           RTS

```

Fig. 11. Assembler program.

## Haruo NIKI

```

059
060 706B 3402      * MAN. TRIG.
TRIG  PSHS  A
061 706D 8634      LDA  #%00110100      :LOW
062 706F B7FF67      STA  &HFF67
063 7072 863C      LDA  #%00111100      :HIGH
064 7074 B7FF67      STA  &HFF67
065 7077 3502      PULS  A
066 7079 39        RTS
067
068 707A 3402      * ARM
ARM   PSHS  A
069 707C 8601      LDA  #%00000001
070 707E B7FF64      STA  &HFF64
071 7081 8609      LDA  #%00001001
072 7083 B7FF64      STA  &HFF64
073 7086 3502      PULS  A
074 7088 39        RTS
075
076 7089 3402      * RESET
RESET PSHS  A
077 708B 8634      LDA  #%00110100      :LOW
078 708D B7FF65      STA  &HFF65
079 7090 863C      LDA  #%00111100      :HIGH
080 7092 B7FF65      STA  &HFF65
081 7095 3502      PULS  A
082 7097 39        RTS
083
084 7098 3402      * START
START PSHS  A
085 709A 8634      LDA  #%00110100      :LOW
086 709C B7FF61      STA  &HFF61
087 709F 863C      LDA  #%00111100      :HIGH
088 70A1 B7FF61      STA  &HFF61
089 70A4 3502      PULS  A
090 70A6 39        RTS
091
092 70A7 3402      * ANALOG
ANAL  PSHS  A
093 70A9 861F      LDA  #%00011111
094 70AB B7FF66      STA  &HFF66
095 70AE 3502      PULS  A
096 70B0 39        RTS
097
098 70B1 3402      * DIGITAL
DIGI  PSHS  A
099 70B3 861D      LDA  #%00011101
100 70B5 B7FF66      STA  &HFF66
101 70B8 3502      PULS  A
102 70BA 39        RTS
103
104 70BB 3402      * SINGLE
SING  PSHS  A
105 70BD 8609      LDA  #%00001001
106 70BF B7FF64      STA  &HFF64
107 70C2 3502      PULS  A
108 70C4 39        RTS
109
110 70C5 3402      * REPEAT
REPE  PSHS  A
111 70C7 860D      LDA  #%00001101
112 70C9 B7FF64      STA  &HFF64
113 70CC 3502      PULS  A
114 70CE 39        RTS
115
116 70CF 3402      * READ CLOCK
RECL  PSHS  A
117 70D1 8634      LDA  #%00110100      :LOW
118 70D3 B7FF63      STA  &HFF63
119 70D6 863C      LDA  #%00111100      :HIGH
120 70D8 B7FF63      STA  &HFF63
121 70DB 3502      PULS  A
122 70DD 39        RTS

```

Fig. 11. (Continued).

```

123
124 70DE 3402      * WRITE CLOCK
WRCL  FSHS  A
125 70E0 8614      LDA  #%00010100
126 70E2 B7FF66    STA  %HFF66
127 70E5 8615      LDA  #%00010101
128 70E7 B7FF66    STA  %HFF66
129 70EA 3502      PULS  A
130 70EC 39        RTS
131
132 70ED 8E7F00    * DATA-ADDRESS CLEAR
CLEAR LDX  #%H7F00
133 70F0 4F        CLRA
134 70F1 A7B0      CLEL1 STA  , X+
135 70F3 8C8700    CMPX  #%H8700
136 70F6 26F9      BNE  CLEL1
137 70F8 39        RTS
138
139 70F9 BD7034    * DATA INPUT
INPUT JSR  P1AIN
140 70FC 8601      LDA  #%00000001
141 70FE B7FF62    STA  %HFF62
142 7101 8609      LDA  #%00001001
143 7103 B7FF64    STA  %HFF64
144 7106 BD7089    JSR  RESET
145 7109 BD7098    JSR  START
146 710C BE7B00    LDX  #%H7B00
147 710F BD70CF    INL1 JSR  RECL
148 7112 C60A      LDB  #10
149 7114 5A        INL2 DECB
150 7115 26FD      BNE  INL2
151 7117 B6FF60    LDA  %HFF60
152 711A A7B0      STA  , X+
153 711C 8C7F00    CMPX  #%H7F00
154 711F 26EE      BNE  INL1
155 7121 86FF      LDA  #%11111111
156 7123 B7FF62    STA  %HFF62
157 7126 B7FF64    STA  %HFF64
158 7129 BD7169    JSR  SEK1
159 712C 39        RTS
160
161 712D BD7048    * DATA OUTPUT
OUTPUT JSR  P1AOUT
162 7130 8601      LDA  #%00000001
163 7132 B7FF62    STA  %HFF62
164 7135 BD7089    JSR  RESET
165 7138 8615      LDA  #%00010101
166 713A B7FF66    STA  %HFF66
167 713D BD705C    JSR  WRITE
168 7140 BD707A    JSR  ARM
169 7143 BD706B    JSR  TRIG
170 7146 BE7B00    LDX  #%H7B00
171 7149 200B      BRA  OUTL3
172 714B B7FF60    OUTL1 STA  %HFF60
173 714E BD70DE    JSR  WRCL
174 7151 C60A      LDB  #10
175 7153 5A        OUTL2 DECB
176 7154 26FD      BNE  OUTL2
177 7156 A680      OUTL3 LDA  , X+
178 7158 8C7F00    CMPX  #%H7F00
179 715B 26EE      BNE  OUTL1
180 715D 86FF      LDA  #%11111111
181 715F B7FF62    STA  %HFF62
182 7162 B7FF64    STA  %HFF64
183 7165 B7FF66    STA  %HFF66
184 7168 39        RTS

```

Fig. 11. (Continued).

```

185                                     * SEKISAN SUB.
186 7169 BE7F00 SEKI LDX  #&H7F00
187 716C 108E7B00 LDY  #&H7B00
188 7170 A6A0 SEKIL1 LDA  ,Y+
189 7172 5F CLR B
190 7173 AB84 ADD A ,X
191 7175 E901 ADC B 1,X
192 7177 A780 STA  ,X+
193 7179 E780 ST B ,X+
194 717B 108C7F00 CMFY #&H7F00
195 717F 26EF BNE  SEKIL1
196 7181 39 RTS
197                                     * AUTO MODE
198 7182 BD70B9 SERIS JSR  RESET
199 7185 BD705C JSR  WRITE
200 7188 B6FF60 LDA  &HFF60
201 718B B6FF66 LDA  &HFF66
202 718E 863E LDA  #%00111110
203 7190 B7FF61 STA  &HFF61
204 7193 B7FF67 STA  &HFF67
205 7196 BD707A JSR  ARM
206 7199 B6FF67 RESTA LDA &HFF67
207 719C 2AFB BFL  RESTA
208 719E B6FF66 LDA  &HFF66
209 71A1 B6FF61 RWSTA LDA &HFF61
210 71A4 2AFB BFL  RWSTA
211 71A6 B6FF60 LDA  &HFF60
212 71A9 863C LDA  #%00111100
213 71AB B7FF61 STA  &HFF61
214 71AE B7FF67 STA  &HFF67
215 71B1 BD70F9 JSR  INPUT
216 71B4 39 RTS
217 END

INIT  &H7000 P1AIN &H7034
P1AOUT &H7048 WRITE &H705C
TRIG  &H706B ARM  &H707A
RESET &H7089 START &H7098
ANAL  &H70A7 DIGI &H70B1
SING  &H70BB REPE &H70C5
RECL  &H70CF WRCL &H70DE
CLEAR &H70ED CLEL1 &H70F1
INPUT &H70F9 INL1 &H710F
INL2  &H7114 SEKI &H7169
OUTPUT &H712D OUTL3 &H7156
OUTL1 &H714B OUTL2 &H7153
SEKIL1 &H7170 SERIS &H7182
RESTA &H7199 RWSTA &H71A1

**ERROR COUNT 0

```

Fig. 11. (Continued).

は、PIAの入出ポートを初期化する。&H7034番地～&H7047番地では、PIA1のポートAを入力に設定する。&H7048番地～&H705B番地では、PIA1のポートAを出力に設定する。図6よりわかる様に、PIA1のポートAは、データ入出力ポートである。&H705C番地～&H70EC番地までは、ウェーブメモリの各モード設定である。

&H70ED番地～&H70F8番地は、積算データ領域&H7F00番地～&H86FF番地をクリアする。

&H70F9～&H712C番地は、ウェーブメモリのデータをコンピュータに転送して&H7B00番地～&H7EFF番地に保存し、&H7F00番地～&H86FF番地の領域にDATAを積算する。&H712D番地～&H7168番地では、コンピュータのデータをウェーブメモリに再転送する。

&H7169番地～&H7181番地は、積算命令である。

&H7182番地～&H71B4番地では、自動的に積算を行う。

#### 4 議 論

データを積算した結果は、図12に示す。

入力レンジを最小入力電圧レンジである $0.1\text{V}$  ( $P-P$ )レンジにして、入力電圧約 $0.06\text{V}$ を入力した。入力波形はサイン波で、周波数は $10\text{Hz}$ である。ウェーブメモリのサンプリングタイムは、 $2\text{m}$ 秒であった。X-Yレコーダへの出力は、サンプリングタイム $0.1$ 秒で行った。

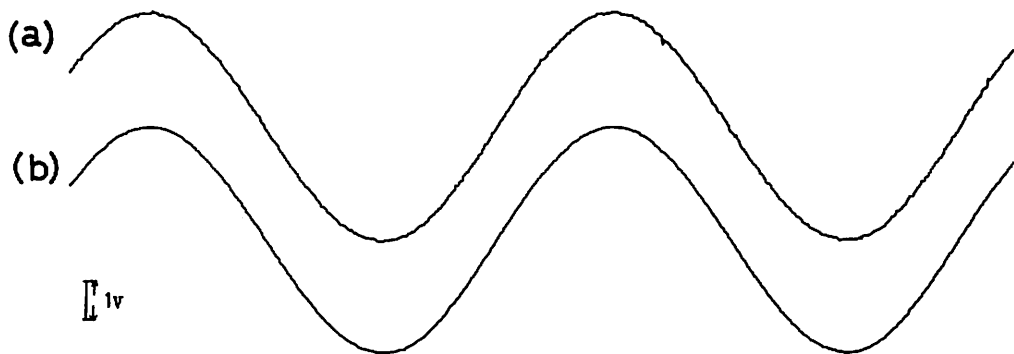


Fig. 12. Signal output processed by the computer: (a) one measurement; (b) Data averaged over ten measurements.

図12で (a) は1回の測定で、入力電圧が小さいので、ほんのすこしであるが、雑音がついている。しかし、10回積算を行った (b) では、雑音は消えている。双方の波形も同一で、十分の積算能力があることが、証明された。

今後の問題点は、表示、および除算速度をはやめてより使い易くすることである。

#### 謝 辞

本研究をまとめるにあたって、教養部の伊養諒寛教授に御助言を戴いたことを心から感謝します。また、1985年度卒研究生（物理学科）であった梅木辰夫、大城一文、および1986年度卒研究生（物理学科）上地宏一、津波篤夫、比嘉正、辺土名浩の諸氏の御助力に感謝します。



## 文 献

- 1) 「MODEL WM-852 ウェーブメモリ取扱説明書」(NF)。
- 2) 「ベーシックマスターレベル3 マーク5 取扱説明書」(日立)。
- 3) Ron Bishop 著、日本モトローラ、日立製作所共訳、「マイクロコンピュータの基礎と6800」(発行所日本モトローラ、発売元 CQ 出版社)(1980)。
- 4) 河内洋二、「M6800系マイクロコンピュータインタフェースプログラムの作り方」(啓学出版)(1983)。
- 5) 「ベーシックマスターレベル3 用 DISK ベーシック MA-5320 取扱説明書」(日立)。
- 6) 福永邦雄、「マイクロコンピュータの内部構造と機械語」(CQ出版)(1982)。
- 7) 加瀬清、「6809ハンドブック」(アスキー)(1981)。
- 8) 星山浩樹、「はじめて読む6809」(アスキー)(1984)。